

ΒΙΟΓΡΑΦΙΚΟ ΣΗΜΕΙΩΜΑ

ΝΙΚΟΛΑΪΔΗ ΣΠΥΡΙΔΩΝΑ

1. ΑΤΟΜΙΚΑ ΣΤΟΙΧΕΙΑ



Όνοματεπώνυμο : Σπυρίδων Νικολαΐδης
Πατρώνυμο : Σάββας
Ημ/νία Γέννησης : 25/5/1965
Τόπος Γέννησης : Ελευθερούπολη Καβάλας
Οικ.Κατάσταση : Έγγαμος με 2 παιδιά
Επάγγελμα : Αναπληρωτής Καθηγητής ΑΠΘ

Διεύθυνση Εργασίας: Τομέας Ηλεκτρονικής & Ηλεκτρονικών Υπολογιστών
Τμήμα Φυσικής
Αριστοτέλειο Πανεπιστήμιο Θεσσαλονίκης
Θεσσαλονίκη, 54124

Τηλ. Εργασίας : 2310 998078, 2310 998018

2. ΧΡΟΝΟΛΟΓΙΚΟΣ ΠΙΝΑΚΑΣ ΣΠΟΥΔΩΝ

6/1988 Απόκτηση Διπλώματος Ηλεκτρολόγου Μηχανικού του Πανεπιστημίου Πατρών.
9/1988-2/1994 Εκπόνηση διδακτορικής διατριβής στο Εργαστήριο Σχεδιασμού Ολοκληρωμένων Κυκλωμάτων του Τμήματος Ηλεκτρολόγων Μηχανικών του Πανεπιστημίου Πατρών.

3. ΕΠΙΣΤΗΜΟΝΙΚΕΣ ΔΙΑΚΡΙΣΕΙΣ

Best Conceptual Design Award για το σχεδιασμό "*Designing a low-power soft-error fault-tolerant medicine infusion device,*" στα πλαίσια του DATE/Europractice design contest 2002, Παρίσι 2002 (συνεργασία με Πανεπιστήμιο Πατρών).

Best Award on Higher Education Program Student Design Contest 2002, SOC and PCB Category prizes για το σχεδιασμό «*COSAFE: A low-power medicine infusion pump*», sponsored by Mentor Graphics & Sun Microsystems 2002 (συνεργασία με Πανεπιστήμιο Πατρών).

Award of "Honorable mention for design contest entry" για το σχεδιασμό "*AMDREL: A novel low-energy FPGA architecture and supporting CAD tool design flow*" International Conference on VLSI Design, Design Contest, Kolkata, Ινδία, Ιανουάριος 2005. (συνεργασία με Δημοκρίτειο Πανεπιστήμιο Θράκης).

4-th Position στο Διεθνή Διαγωνισμό (Design Contest) στα πλαίσια του Συνεδρίου ASP-

DAC 2005 (Asia South Pacific – Design Automation Conference) January 18-21, 2005, Shanghai, China για τον σχεδιασμό (έμφαση στο λογισμικό) που πραγματοποιήθηκε στα πλαίσια του Ερευνητικού Ευρωπαϊκού Προγράμματος AMDREL: "Architectures and Methodologies for Dynamic REconfigurable Logic" IST-2001-34379, με χρηματοδότηση από την Ευρωπαϊκή Ένωση στα πλαίσια του 5th IST Framework (1/3/2002–30/6/2005) <http://vlsi.ee.duth.gr/amdrel>.

Editor στο περιοδικό ISRN Electronics <http://www.isrn.com/journals/electronics/>, 2011-σήμερα

Προσκεκλημένος ομιλητής σε Special Session στα πλαίσια του MARLOW workshop, στο Τορίνο Ιταλίας τον Σεπτέμβριο του 2003.

Οργανωτής και ομιλητής σε Summer School on “Power analysis, Modeling, Design and Optimization at Nanoscale technology” στο Jordan University of Science and Technology (JUST) στο Irbid, Ιορδανία, 10-14 Ιουνίου, 2012. Προσκεκλημένοι ομιλητές: prof. Kaushik Roy, Purdue, USA, prof. Bashir Hashimi, Southampton, UK, prof. Mohammed Ismail, Ohio State University, USA, prof. Ghassan O Shobaki, PUST, Jordan, prof. Jaan Raik, Tallinn, Estonia, prof. Rodrico Picos, UIB, Spain.

Οργανωτής του Special Session “Advances in Nanoscale Devices and Systems: Modeling, Design, Optimization” στα πλαίσια του Συνεδρίου IEEE Mediterranean Electrotechnical Conference (MELECON), Τυνησία, Μάρτιος, 2012.

Οργανωτής του Special Session “Advances in Nanoscale Devices and Systems: Modeling, Design, Testing” στα πλαίσια του Συνεδρίου IEEE International Conference on Electronics, Circuits and Systems (ICECS), Seville, Spain, 9-12 Dec. 2012.

Οργανωτής της ημερίδας “1st Workshop on Modern Circuits and Systems Technologies” (MOCAS), Θεσσαλονίκη, Μάρτιος, 2012. Κεντρικός ομιλητής ο Christos-Savvas Bouganis, Imperial College, London, UK. Προσκεκλημένοι ομιλητές από Ελληνικά και ξένα πανεπιστήμια.

Οργανωτής της ημερίδας “2nd Workshop on Modern Circuit and System Technologies” (MOCAS), Θεσσαλονίκη, Φεβρουάριος, 2011. Κεντρικοί ομιλητές οι Mustafa Badaroglu, IMEC, Βέλγιο και Marise Bafler, LAAS, Γαλλία. Προσκεκλημένοι ομιλητές από Ελληνικά και ξένα πανεπιστήμια.

Οργανωτής της ημερίδας “3rd Workshop on Modern Circuit and System Technologies” (MOCAS), Θεσσαλονίκη, Μάρτιος 2014. Κεντρικοί ομιλητές οι Dr. Paola Giannetti, INFN, Πίζα, Ιταλία και Δρ. Σωτήρης Μπαντάς, Helic Inc, Αθήνα. Προσκεκλημένοι ομιλητές από Ευρωπαϊκά και Ελληνικά πανεπιστήμια και εταιρίες..

Μέλος της οργανωτικής επιτροπής (*Tutorials Chair*) του 6^o IEEE International Conference on Electronics, Circuits and Systems (ICECS) που πραγματοποιήθηκε στην Πάφο της Κύπρου τον Σεπτέμβριο του 1999.

Μέλος της οργανωτικής επιτροπής του 9^o International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS), που πραγματοποιήθηκε στην Κω τον Οκτώβριο του 1999.

Μέλος της οργανωτικής επιτροπής (Proceedings) του IFIP VLSI-SoC 2008 – International Conference on Very Large Scale Integration που πραγματοποιείται στη Ρόδο τον Οκτώβριο του 2008.

Μέλος της οργανωτικής επιτροπής του «Πανελληνίου Συνεδρίου Ηλεκτρονικής και Τηλεπικοινωνιών» (PACET) που οργανώθηκε στη Θεσσαλονίκη, 16-18 Μαρτίου, 2012.

Μέλος της Technical Program Committee του 17th IEEE International Conference on Electronics, Circuits, and Systems, ICECS 2010, που πραγματοποιήθηκε στην Αθήνα στις 12-15 Δεκεμβρίου 2010.

Πρόεδρος συνεδρίασης (Session Chair) στο 6^ο IEEE International Conference on Electronics, Circuits and Systems (ICECS) που πραγματοποιήθηκε στην Πάφο της Κύπρου τον Σεπτέμβριο του 1999.

Πρόεδρος συνεδρίασης (Session Chair) στο 8^ο IEEE International Conference on Electronics, Circuits and Systems (ICECS) που πραγματοποιήθηκε στη Μάλτα τον Σεπτέμβριο του 2001.

Πρόεδρος συνεδρίασης (Session Chair) στο 14^ο International Workshop on Power and Timing Modeling, Optimization and Simulation που πραγματοποιήθηκε στη Σαντορίνη τον Σεπτέμβριο του 2004.

Πρόεδρος συνεδρίασης (Session Chair) στο 3^ο IEEE Workshop on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications (IDAACS 2005) που πραγματοποιήθηκε στη Σόφια τον Σεπτέμβριο του 2005.

Πρόεδρος συνεδρίασης (Session Chair) στο «Πανελλήνιο Συνέδριο Ηλεκτρονικής και Τηλεπικοινωνιών» (PACET) που οργανώθηκε στη Θεσσαλονίκη, 16-18 Μαρτίου, 2012

Μέλος κριτικής επιτροπής TPC (Topic Programme Committee) στο συνέδριο Design, Automation and Test in Europe Conference and Exhibition (DATE), Nice, France, Απρίλιος 2007.

Μέλος κριτικής επιτροπής TPC (Topic Programme Committee) στο συνέδριο Design, Automation and Test in Europe Conference and Exhibition (DATE), Munich, Germany, Μάρτιος 2008.

Μέλος της Τεχνικής Επιτροπής (Technical Committee) στο συνέδριο Jordanian International Electrical and Electronics Engineering Conference, Απρίλιος 2013.

Κατά το έτος 1997 υπήρξε κριτής στο IEEE Transactions on Circuits and Systems-I.

Κατά τα έτη 2002, 2005, 2007, 2009 υπήρξε κριτής στο IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems.

Κατά τα έτη 2002, 2003, 2006 υπήρξε κριτής στο IEE Proceedings on Circuits, Devices and Systems.

Κατά το έτος 2004 υπήρξε κριτής στο Journal of Embedded Computing.

Κατά το έτος 2005 υπήρξε κριτής στο IEE Electronics Letters.

Κατά το έτος 2007 υπήρξε κριτής στο ASP Journal of Low Power Electronics (JOLPE).

Κατά το έτος 2009 υπήρξε κριτής στο Journal of Computers (JCP)

Κατά το έτος 2009 υπήρξε κριτής στο Journal of Signal Processing Systems, Springer

Κατά τα έτη 2007, 2009, 2010, 2013 υπήρξε κριτής στο Journal of Circuits, Systems, and Computers.

Κατά το έτος 2010 υπήρξε κριτής στο Microprocessors and Microsystems, Elsevier.

Κατά το έτος 2010 υπήρξε κριτής στο VLSI Design, Hindawi Publishing Corporation

Κατά το έτος 2011 υπήρξε κριτής στο Fecent Patents on Nanotechnology

Κατά τα έτη 2012, 2013 υπήρξε κριτής στο περιοδικό ISRN Electronics

Κατά το έτος 2012 υπήρξε κριτής στο περιοδικό IEEE Transactions on Instrumentation & Measurement

Κατά το έτος 2013 υπήρξε κριτής στο περιοδικό IET Computers & Digital Techniques

Επίσης υπήρξε κριτής στα συνέδρια:

5^ο IEEE International Conference on Electronics, Circuits and Systems, Lisbon, 1998.

6^o IEEE International Conference on Electronics, Circuits and Systems, Paphos, 1999.

15^o Conference on Design of Circuits and Integrated Systems, Montpellier, 2000

10^o International Workshop on Power and Timing Modeling, Optimization and Simulation, Gottingen, 2000.

16^o Conference on Design of Circuits and Integrated Systems, Porto, 2001.

9^o IEEE International Conference on Electronics, Circuits and Systems, Dubrovnic, Croatia, 2002.

14^o International Conference on Digital Signal Processing, Santorini, 2002

17^o Conference on Design of Circuits and Integrated Systems, 2002.

12^o International Workshop on Power and Timing Modeling, Optimization and Simulation, Seville, 2002.

IEEE International Symposium on Circuits & Systems (ISCAS), Bangkok, 2003

13^o International Workshop on Power and Timing Modeling, Optimization and Simulation, Turin, 2003

18^o Conference on Design of Circuits and Integrated Systems, 2003.

10^o IEEE International Conference on Electronics, Circuits and Systems, Sharjah, United Arab Emirates, 2003.

IEEE International Symposium on Circuits & Systems (ISCAS), Vancouver, 2004

12th IEEE Mediterranean Electrotechnical Conference (MELECON 2004) Dubrovnik, Croatia, May 2004

11^o IEEE International Conference on Electronics, Circuits and Systems, Israel, 2004.

15^o International Workshop on Power and Timing Modeling, Optimization and Simulation, Leuven, 2005

International Conference on “Computer as a tool” Belgrade, Serbia, 2005

12^o IEEE International Conference on Electronics, Circuits, and Systems, Gammarth, Tunisia, Dec. 2005

14th IEEE Mediterranean Electrotechnical Conference (MELECON 2006) Malaga, Spain, May 2006

16^o International Workshop on Power and Timing Modeling, Optimization and Simulation, Montpellier, France, 2006

Design, Automation and Test in Europe Conference and Exhibition (DATE), Nice, France, Απρίλιος 2007.

17th edition of ACM Great Lakes Symposium on VLSI (GLSVLSI), Italy, March 2007.

7th International Symposium on Systems, Architectures, Modeling and Simulation (SAMOS 2007), Σάμος, Ιούλιος 2007.

50th IEEE International Midwest Symposium on Circuits & Systems/5th IEEE Int'l Northeast Workshop on Circuits & Systems, Montreal, Canada, August, 2007

Design, Automation and Test in Europe Conference and Exhibition (DATE), Munich, Germany, Μάρτιος 2008.

16th IFIP/IEEE International Conference on Very Large Scale Integration (VLSI SOC), Ρόδος, Ελλάδα, Οκτώβριος 2008.

17th IFIP/IEEE International Conference on Very Large Scale Integration (VLSI SOC), Florianopolis, Brazil, Οκτώβριος 2008.

1^o Πανελλήνιο Συνέδριο στα Ηλεκτρονικά και τις Τηλεπικοινωνίες (PACET 2009), Πάτρα, 2009

17th International Conference on Digital Signal Processing, Corfu, Greece, 2011

IEEE Mediterranean Electrotechnical Conference (MELECON), Tunisia, March 2012

IEEE International Symposium on Circuits & Systems (ISCAS), Beijing, 2013

Jordanian International Electrical and Electronics Engineering Conference, April 2013

20th International Conference on Mixed Design of Integrated Circuits and Systems, Gdynia, Poland, June 2013.

28th Conference on Design of Circuits and Integrated Systems (DCIS), Donostia-San Sebastian, Spain, Nov 2013.

6th International Symposium on Communications, Control and Signal Processing, Athens, Greece, May 21-23, 2014.

Υπήρξε κριτής για το πρόγραμμα ΠΑΒΕ'99 που χρηματοδοτήθηκε από τη Γενική Γραμματεία Έρευνας και Τεχνολογίας.

Υπήρξε κριτής για το πρόγραμμα Περιφερειακού Πόλου Καινοτομίας που χρηματοδοτήθηκε από την Περιφέρεια Κεντρικής Μακεδονίας (1/2006).

Υπήρξε κριτής για το πρόγραμμα βασικής έρευνας «Καραθεοδωρή» του Πανεπιστημίου Πατρών για το έτος 2009.

Υπήρξε εισηγητής θεμάτων καθώς και εξεταστής στο μάθημα «Ηλεκτρονική» για τις εξετάσεις των μεταγραφών εξωτερικού για το έτος 2001 που πραγματοποιήθηκαν στους χώρους του ΑΠΘ.

Ως φοιτητής υπήρξε υπότροφος του Ιδρύματος Κρατικών Υποτροφιών (ΙΚΥ) για το ακαδημαϊκό έτος 1986/87.

4. ΕΠΙΣΤΗΜΟΝΙΚΑ ΕΝΔΙΑΦΕΡΟΝΤΑ

Στα πλαίσια της διδακτορικής διατριβής προτάθηκαν τεχνικές που αντιμετωπίζουν διάφορα προβλήματα των ψηφιακών φίλτρων βελτιώνοντας είτε την ποιότητα λειτουργίας τους είτε την ταχύτητα επεξεργασίας. Αντιμετωπίστηκαν προβλήματα θορύβου που δημιουργούνται κατά την λειτουργία χρονικά μεταβαλλόμενων ψηφιακών φίλτρων. Προτάθηκε μια νέα τεχνική μετάβασης για τη μείωση των εμφανιζόμενων λαθών καθώς επίσης και ένας νέος τρόπος σχεδιασμού χρονικά μεταβαλλόμενων ψηφιακών φίλτρων που επιτρέπει τον ταυτόχρονο έλεγχο και των τριών χαρακτηριστικών της συνάρτησης μεταφοράς ενός φίλτρου, δηλαδή την κεντρική συχνότητα, το κέρδος και το εύρος ζώνης. Παρουσιάστηκε μια μεθοδολογία καθορισμού του απαιτούμενου αριθμού των ψηφίων αναπαράστασης των παραμέτρων, των συντελεστών και του σήματος και σχεδιάστηκε σε τεχνολογία VLSI ένας επεξεργαστής που υλοποιεί χρονικά μεταβαλλόμενα φίλτρα, σύμφωνα με την παραπάνω τεχνική, χρησιμοποιώντας το λογισμικό της Mentor Graphics και τη βιβλιοθήκη σταθερών δομικών στοιχείων 1.5um της ES2.

Προτάθηκε επίσης μια νέα υψηλής ταχύτητας επεξεργασίας αρχιτεκτονική για την υλοποίηση ψηφιακών φίλτρων κανονικοποιημένης δομής δικτύματος. Πρόκειται για μια γενικευμένη αρχιτεκτονική που υλοποιεί ταυτόχρονα l διαφορετικά φίλτρα m τάξης χρησιμοποιώντας m ειδικούς αλυσιδωτούς n -βαθμίδων επεξεργαστές που πραγματοποιούν περιστροφές τύπου Given. Η αρχιτεκτονική αυτή μπορεί να χρησιμοποιηθεί στην υλοποίηση μεγάλου αριθμού χρονικά μεταβαλλόμενων φίλτρων.

Επιπλέον προτάθηκε αρχιτεκτονική για την υλοποίηση ενός παράλληλου αλγόριθμου κατάλληλου για προσαρμοζόμενα FIR φίλτρα. Η προκύπτουσα αρχιτεκτονική είναι μια γραμμική διάταξη επεξεργαστών που υλοποιεί το συγκεκριμένο αλγόριθμο σε χρόνο περίπου ίσο με το βέλτιστο χρόνο μίας πλήρως παράλληλης υλοποίησής του αλλά χρησιμοποιώντας υποτριπλάσιου μεγέθους υλικό. Αυτό επιτεύχθηκε με ειδικές τροποποιήσεις στον αλγόριθμο ώστε να γίνει πιο επιδεκτικός για σχεδιασμό VLSI.

Τα κύρια επιστημονικά ενδιαφέροντά του είναι:

- Ανάπτυξη αναλυτικών μοντέλων περιγραφής της λειτουργίας CMOS λογικών πυλών, της καθυστέρησης απόκρισης και της κατανάλωσης ενέργειας των πυλών αυτών.
- Ανάπτυξη μεθόδων εκτίμησης κατανάλωσης ενέργειας ψηφιακών κυκλωμάτων.
- Ανάπτυξη μοντέλων περιγραφής κατανάλωσης ενέργειας επεξεργαστών
- Σχεδιασμός κυκλωμάτων VLSI μεγάλης ταχύτητας και χαμηλής κατανάλωσης ενέργειας.
- Σχεδιασμός ψηφιακών κυκλωμάτων ασφαλούς λειτουργίας

- Σχεδιασμός ειδικών επεξεργαστών και επαναδιαρθρούμενων επεξεργαστών μεγάλης ταχύτητας και χαμηλής κατανάλωσης ενέργειας.

5. ΣΥΜΜΕΤΟΧΗ ΣΕ ΕΠΙΣΤΗΜΟΝΙΚΟΥΣ ΟΡΓΑΝΙΣΜΟΥΣ

- Institute of Electrical and Electronics Engineers (IEEE), όπου κατέχει τον τιμητικό τίτλο του Senior member.
- Τεχνικό Επιμελητήριο Ελλάδας.
- Πανελλήνιος Σύλλογος Διπλωματούχων Μηχανολόγων-Ηλεκτρολόγων Μηχανικών.

6. ΣΥΜΜΕΤΟΧΗ ΣΕ ΕΡΕΥΝΗΤΙΚΑ ΠΡΟΓΡΑΜΜΑΤΑ

Συμμετοχή σε ερευνητικά προγράμματα ως υποψήφιος διδάκτορας - μηχανικός

| | |
|-----------------|---|
| 1/1/89-31/5/90 | Ερευνητής στο πρόγραμμα “ Cooperative Diagnosis and Therapy “ (TELEMED) που χρηματοδοτήθηκε από την Ε.Ε. στα πλαίσια του RACE (R1086). |
| 1/8/90-5/3/91 | Ερευνητής στο πρόγραμμα “Προγραμματισμός και Αρχιτεκτονικές Παράλληλων Επεξεργαστών” που χρηματοδοτήθηκε από την ΓΓΕΤ. |
| 1/1/91-31/8/93 | Ερευνητής στο πρόγραμμα “Special action in microelectronics Hellenic VLSI Design and Prototyping Environment “ (HVLSI-DPE), Project 5692 ESPRIT, που χρηματοδοτήθηκε από την Ε.Ε. |
| 1/7/92-31/12/92 | Ερευνητής στο πρόγραμμα “Ελληνικό Περιβάλλον σχεδιασμού και κατασκευής πρωτότυπων κυκλωμάτων πολύ υψηλής κλίμακας ολοκλήρωσης“, (STRIDE 187- HVLSI -DPE) που χρηματοδοτήθηκε από τη ΓΓΕΤ. |
| 1/9/93-31/12/93 | Ερευνητής στο πρόγραμμα «Σχεδίαση ολοκληρωμένου κυκλώματος, ενέργεια 5» που χρηματοδοτήθηκε από το Υπουργείο Εργασίας/ΑΕΙ-ΤΕΙ Επιχειρήσεις |
| 1/1/94-28/2/94 | Ερευνητής στο πρόγραμμα «Hellenic design and prototyping environment-phase II (HDPE II), project 7503», που χρηματοδοτήθηκε από Ε.Ε./INTPAKOM |
| 1/4/96-30/6/96 | Ερευνητής στο πρόγραμμα «Demonstrate OMI technology in computing clusters and storage systems – project 20290 DOMITIUS ESPRIT» που χρηματοδοτήθηκε από Ε.Ε. |

Συμμετοχή σε ερευνητικά προγράμματα ως μέλος ΔΕΠ του ΑΠΘ

| | |
|-----------------------|---|
| 1/9/1998-2002 | Κύριος ερευνητής στο πρόγραμμα ”Low Power Hardware-Software Co-Design for Safety-Critical Applications” (COSAFE), ESPRIT 28593, που χρηματοδοτήθηκε από την Ε.Ε. (συνεργασία με Πανεπιστήμιο Πατρών) |
| 1/2/2000-30/9/2001 | Υπεύθυνος ερευνητικής ομάδας Αριστοτέλειου Πανεπιστήμιου Θεσσαλονίκης για το ΠΕΝΕΔ’99, ΕΔ501, με τίτλο «Μεθοδολογία διαχείρισης μνήμης για πραγματικού χρόνου και χαμηλής κατανάλωσης ισχύος ενσωματωμένα συστήματα πολυμέσων». Συνεργασία με Πανεπιστήμιο Πατρών (Τμήμα Ηλεκτρολόγων Μηχανικών) και Δημοκρίτειο Πανεπιστήμιο Θράκης (Τμήμα Ηλεκτρολόγων Μηχανικών). |
| 1/9/2001 28/2/2005 | - Επιστημονικός Υπεύθυνος για το Αριστοτέλειο Πανεπιστήμιο Θεσσαλονίκης που συμμετέχει ως Associate Partner στο πρόγραμμα με τίτλο “Energy Aware System-on-Chip Design of the HIPERLAND/2 standard” (EASY) IST-2000-30093, που χρηματοδοτήθηκε από την Ε.Ε. |
| 1/3/2002 - 2005 | Κύριος ερευνητής στο πρόγραμμα με τίτλο “Architectures and Methodologies for Dynamic Reconfigurable Logic” (AMDREL) IST-2001-34379, που χρηματοδοτήθηκε από την Ε.Ε. |
| 28/6/2002 | - Επιστημονικός Υπεύθυνος για το Αριστοτέλειο Πανεπιστήμιο Θεσσαλονίκης σε |

| | |
|--------------------------------------|--|
| 10/12/2002 1/6/2004- 30/6/2005 | πρόγραμμα ΠΕΠΕΡ 2000 με τίτλο « Ασύρματες συνδρομικές συνδέσεις δικτύου πρόσβασης προηγμένων υπηρεσιών υλοποιημένες με συστήματα-σε-πυρίτιο (ΜΙΛΙ-Α, Ασύρματο μίλι)», που χρηματοδοτήθηκε από την ΓΓΕΤ. ΦΑΣΗ Α – ΦΑΣΗ Β. |
| 5,6/7/2003 | Επιστημονικός Υπεύθυνος για το Αριστοτέλειο Πανεπιστήμιο Θεσσαλονίκης σε πρόγραμμα με τίτλο «Προετοιμασία και παρουσίαση εκπαιδευτικού υλικού », που χρηματοδοτήθηκε από την ΙΝΤΡΑΚΟΜ. |
| 1/4/2006- 31/8/2008 | Ερευνητής στο πρόγραμμα «Διακρατική Συνεργασία Ελλάδας – Ουκρανίας» με τίτλο «Ανάλυση παραμέτρων των εντολών για τη μοντελοποίηση κατανάλωσης ισχύος σε ενσωματωμένους μικρο-επεξεργαστές», που χρηματοδοτήθηκε από την ΓΓΕΤ . |
| 1/4/2005- 31/12/2007 | Ερευνητής στο πρόγραμμα Πυθαγόρας ΙΙ, Περιβάλλον με τίτλο «Ερευνα ανάπτυξης δικτύου σταθμών ηλεκτρονικών μετρήσεων για μια ολοκληρωμένη περιβαλλοντική παρακολούθηση υδάτινων οικοσυστημάτων», που χρηματοδοτήθηκε από το Υπουργείο Παιδείας (ΕΠΕΑΕΚ). |
| 11/2005-11/2008 | Επιστημονικός Υπεύθυνος σε πρόγραμμα ΠΕΝΕΔ'03 με τίτλο «Ανάπτυξη μεθοδολογίας σχεδιασμού βέλτιστων επεξεργαστών ειδικού σκοπού», που χρηματοδοτείται από την ΓΓΕΤ . |
| 11/2009 12/2012 | – Επιστημονικός Υπεύθυνος σε πρόγραμμα «Στοιχεία Μικροηλεκτρονικής για Lab-On-Chip Όργανα Μοριακών Αναλύσεων για Γενετικές και Περιβαλλοντικές Εφαρμογές,» που χρηματοδοτείται από το ΕΣΠΑ (Corallia). |
| 11/2010 10/2013 | – Επιστημονικός Υπεύθυνος σε πρόγραμμα “Jordan Europe Wide Enhanced research Links in ICT”, Coordination and Support action, No 266507, που χρηματοδοτείται από την ΕΕ. |
| 2/2013-1/2017 | Συμμετοχή με την ερευνητική του ομάδα σε πρόγραμμα Marie Curie IAPP FTK projet “Fast Tracker for Hadron Collider Experiments” |
| 10/2013-6/2015 | Επιστημονικός Υπεύθυνος σε πρόγραμμα " Εργαλείο συνεχούς μεταβολής του μεγέθους των τρανζίστορ για τη βελτιστοποίηση ολοκληρωμένων κυκλωμάτων νανοκλίμακας", (NANOTRIM) ΣΥΝΕΡΓΑΣΙΑ ΙΙ, με κωδ. 11ΣΥΝ_5_719, που χρηματοδοτείται από τη ΓΓΕΤ. |

9. ΔΙΔΑΚΤΙΚΗ ΕΜΠΕΙΡΙΑ

Από τις 10-9-96 που διορίστηκε έως σήμερα έχει την πλήρη ευθύνη για τη διδασκαλία δυο μαθημάτων με τίτλο «Ψηφιακά Συστήματα» στον προπτυχιακό και στο μεταπτυχιακό κύκλο σπουδών, αντίστοιχα. Συμμετέχει στη διδασκαλία του μεταπτυχιακού μαθήματος «Σήματα και Συστήματα» ενώ οργάνωσε και έχει στην ευθύνη του τη διδασκαλία του προπτυχιακού μαθήματος «Αρχιτεκτονική Υπολογιστών» καθώς και των μεταπτυχιακών μαθημάτων «Ενσωματωμένα Συστήματα» και «Σύνθεση Συστημάτων» (το τελευταίο πλέον δεν διδάσκεται). Επίσης οργάνωσε μέρος του μεταπτυχιακού μαθήματος «Εργαστήριο Ψηφιακών Συστημάτων» που σχετίζεται με τον ψηφιακό σχεδιασμό (FPGAs).

Επιπλέον, παραδίδει την αντίστοιχη θεωρία και επιβλέπει τις εργαστηριακές ασκήσεις των προπτυχιακών φοιτητών που ασκούνται σε θέματα βασικής ηλεκτρονικής.

Αναλυτικότερα, η εκπαιδευτική του συνεισφορά παρουσιάζεται στους παρακάτω πίνακες.

| Ακαδημαϊκό Έτος | Προπτυχιακά μαθήματα | | | |
|-----------------|----------------------|---------------------------|-------------------------|------------------------------------|
| | Ψηφιακά Συστήματα | Αρχιτεκτονική Υπολογιστών | Εργαστήριο Ηλεκτρονικής | Εργαστήριο Ηλεκτρονικών κυκλωμάτων |
| 1996-1997 | X | | X | |
| 1997-1998 | X | | X | |
| 1998-1999 | X | | X | |

| | | | | |
|-----------|---|-------------------|---|---|
| 1999-2000 | X | | X | |
| 2000-2001 | X | X | X | |
| 2001-2002 | X | X | X | |
| 2002-2003 | X | X | X | |
| 2003-2004 | X | X (σε συνεργασία) | X | |
| 2004-2005 | X | X (σε συνεργασία) | X | |
| 2005-2006 | X | X (σε συνεργασία) | X | |
| 2006-2007 | X | | X | |
| 2007-2008 | X | | X | |
| 2008-2009 | X | | X | |
| 2009-2010 | X | X | X | |
| 2010-2011 | X | X | X | |
| 2011-2012 | X | X | X | |
| 2012-2013 | X | X | X | X |
| 2013-2014 | X | X | X | X |

| Ακαδημαϊκό Έτος | Μεταπτυχιακά μαθήματα | | | |
|-----------------|-----------------------|---|----------------------|--------------------------------|
| | Ψηφιακά Συστήματα | Σύνθεση Συστημάτων(έως 2011) Ενσωματωμένα Συστήματα (από 2012) | Σήματα και Συστήματα | Εργαστήριο Ψηφιακών Συστημάτων |
| 1996-1997 | X | | | |
| 1997-1998 | X | | | |
| 1998-1999 | X | | | |
| 1999-2000 | X | | X (σε συνεργασία) | |
| 2000-2001 | X | | X (σε συνεργασία) | |
| 2001-2002 | X | | | |
| 2002-2003 | X | X | | X (σε συνεργασία) |
| 2003-2004 | X | X (σε συνεργασία) | | X (σε συνεργασία) |
| 2004-2005 | X | | X (σε συνεργασία) | X (σε συνεργασία) |
| 2005-2006 | X | | X (σε συνεργασία) | X (σε συνεργασία) |
| 2006-2007 | X | | X (σε συνεργασία) | X (σε συνεργασία) |
| 2007-2008 | X | | X (σε συνεργασία) | X (σε συνεργασία) |
| 2008-2009 | X | | X (σε συνεργασία) | X (σε συνεργασία) |
| 2009-2010 | X | X | X (σε συνεργασία) | X (σε συνεργασία) |
| 2010-2011 | X | X | X (σε συνεργασία) | X (σε συνεργασία) |
| 2011-2012 | X | X + X | X (σε συνεργασία) | X (σε συνεργασία) |
| 2012-2013 | X | X | X (σε συνεργασία) | X (σε συνεργασία) |
| 2013-2014 | X | X | X (σε συνεργασία) | X (σε συνεργασία) |

Έχει έως τώρα επιβλέψει, ως μέλος ΔΕΠ του Τμήματος Φυσικής, δύο διδακτορικές διατριβές, έναν αριθμό από πτυχιακές εργασίες προπτυχιακών φοιτητών και διπλωματικές εργασίες μεταπτυχιακών φοιτητών. Πιο συγκεκριμένα έχει επιβλέψει τις παρακάτω ερευνητικές εργασίες.

| Τύπος ερευνητικής εργασίας | Αριθμός |
|-------------------------------------|---------|
| Διδακτορικές διατριβές | 2 |
| Διπλωματικές μεταπτυχιακών φοιτητών | 26 |
| Πτυχιακές προπτυχιακών φοιτητών | 30 |

Οι διδακτορικές διατριβές που έχει επιβλέψει είναι:

1. Καββαδίας Νικόλαος, «Ανάπτυξη μεθοδολογίας σχεδιασμού επεξεργαστών ειδικού σκοπού», 2008
2. Βασιλειάδης Νικόλαος «Επαναπροσδιοριζόμενες Αρχιτεκτονικές για Υλοποίηση Ψηφιακών Συστημάτων».

Έχει επίσης την επίβλεψη τεσσάρων υποψήφιων διδακτόρων.

Έχει συμμετάσχει και συμμετέχει ως μέλος της τριμελούς συμβουλευτικής επιτροπής καθώς ως μέλος εξεταστικής επιτροπής σε πολλές διδακτορικές διατριβές.

Κατά τα ακαδημαϊκά έτη 2003-2004 έως και 2013-2014 διετέλεσε συνεργαζόμενος καθηγητής (ΣΕΠ) του Ελληνικού Ανοικτού Πανεπιστημίου στη θεματική ενότητα «Ψηφιακά Συστήματα» (ΠΑΗ21) του προγράμματος σπουδών της Πληροφορικής.

Κατά το ακαδημαϊκό έτος 1992/93 υπήρξε βοηθός διδασκαλίας των μαθημάτων του πέμπτου έτους του Τμήματος Ηλεκτρολόγων Μηχανικών του Πανεπιστημίου Πατρών “Σχεδιασμός Ολοκληρωμένων Κυκλωμάτων Μεγάλης Κλίμακας Ολοκλήρωσης Ι και ΙΙ”.

Επίσης δίδαξε σε ειδικά σεμινάρια για φοιτητές, μηχανικούς και εκπαιδευτικούς με αντικείμενο τη τεχνική VLSI και τη χρήση λογισμικού για ψηφιακό σχεδιασμό VLSI. Τα σεμινάρια αυτά πραγματοποιήθηκαν στους χώρους του Αριστοτέλειου Πανεπιστημίου Θεσσαλονίκης, του Πανεπιστημίου Πατρών, του Ερευνητικού κέντρου «Δημόκριτος» και της INTRAKOM.

10. ΔΙΟΙΚΗΤΙΚΗ ΔΡΑΣΤΗΡΙΟΤΗΤΑ

Ο κ. Νικολαΐδης από τον διορισμό του ως λέκτορας έως σήμερα:

- Έχει διατελέσει για πολλά έτη μέλος της Γενικής Συνέλευσης του Τμήματος Φυσικής
- Διευθυντής του Τομέα Ηλεκτρονικής & ΗΥ για 2 έτη (2011-2013).
- Έχει συμμετάσχει σε επιτροπές του Τμήματος Φυσικής
 - ο Επιτροπή Φοιτητικών Ζητημάτων,
 - ο Επιτροπή Οικονομικών,
 - ο Επιτροπή Υποδοχής Πρωτοετών Φοιτητών
 - ο Επιτροπή καταγραφής των χώρων του τμήματος
 - ο Επιτροπή Erasmus
- Έχει συμμετάσχει στο έργο ΕΠΕΑΕΚ της αναμόρφωσης του προπτυχιακού αλλά και του μεταπτυχιακού προγράμματος σπουδών (Ηλεκτρονικής)
- Έχει οργανώσει την ιστοσελίδα του Τομέα,
- Είναι υπεύθυνος του αρχείου φοιτητών του βασικού εργαστηρίου Ηλεκτρονικής, και
- Συμμετέχει στη διαχείριση των οικονομικών του Τομέα.

11. ΕΠΙΣΤΗΜΟΝΙΚΕΣ ΕΡΓΑΣΙΕΣ

Συμμετοχή στη συγγραφή βιβλίων

Συμμετοχή στη συγγραφή δυο κεφαλαίων για το ξενόγλωσσο επιστημονικό βιβλίο με τίτλο «Designing CMOS Circuits for Low Power» του εκδοτικού οίκου Kluwer Academic Publishers, 2002. ISBN: 1-4020-7234-1.

- [K1] Chapter 4: **S. Nikolaidis**, A. Chatzigeorgiou, “Circuit-Level Low-Power Design” pp.45-69.
[K2] Chapter 7: A. Chatzigeorgiou, **S. Nikolaidis**, “Reducing Power Consumption in Memories” pp. 117-140.
Editors: D. Soudris, C. Pigué, C.E. Goutis

Συμμετοχή στη συγγραφή ενός κεφαλαίου για το ξενόγλωσσο επιστημονικό βιβλίο με τίτλο «Fine- and Coarse-Grain Reconfigurable Computing» του εκδοτικού οίκου Springer, 2007. ISBN: 978-1-4020-6504-0

- [K3] Chapter 3: D. Soudris, K. Tatas, K. Siozios, G. Koutroumpetis, **S. Nikolaidis**, S. Siskos, N. Vasiliadis, V. Kalenteridis, H. Pournara, I. Pappas. «Amdrel. A Low Power FPGA Architecture and Supporting CAD Tool Design Flow” pp.153-180.
Editors: Stamatis Vassiliadis, Dimitrios Soudris

Συν-συγγραφέας σε βιβλίο εργαστηριακών ασκήσεων

- [K4] Γ. Θεοδωρίδης, Κ. Κοσματόπουλος, Θ. Λαόπουλος, **Σ. Νικολαΐδης**, Κ. Παπαθανασίου, Σ. Σίσκος, «Εργαστηριακές Ασκήσεις Ηλεκτρονικής,» Εκδόσεις Σύγχρονη Παιδεία, 219 σελίδες, Θεσσαλονίκη 2009.

Επιμέλεια μετάφρασης και συμμετοχή σε μετάφραση ξενόγλωσσων επιστημονικών βιβλίων

Είχε την πλήρη επιστημονική επιμέλεια και συμμετείχε στη μετάφραση του ξενόγλωσσου επιστημονικού βιβλίου «Digital Integrated Circuits , A Design Perspective, second edition” των Jan M. Rabay, Anatha Chandrakasan, Borivoje Nikolic του εκδοτικού οίκου Prentice Hall, 2006. Η απόδοση του τίτλου στην ελληνική είναι «Ψηφιακά Ολοκληρωμένα Κυκλώματα, Μια Σχεδιαστική Προσέγγιση» από τον εκδοτικό οίκο Κλειδάριθμος (σελίδες 908).

Συμμετείχε στη μετάφραση του ξενόγλωσσου επιστημονικού βιβλίου «Circuit Design with VHDL” του Volnei A. Pedroni, του Massachusetts Institute of Technology. Η απόδοση του τίτλου στην ελληνική είναι «Σχεδιασμός κυκλωμάτων με τη VHDL» από τον εκδοτικό οίκο Κλειδάριθμος (σελίδες 405).

A. Δημοσιεύσεις σε διεθνή περιοδικά με κριτές

- [A46] Stavros Stavrinides, Nikos Karagiorgos, Kostas Papathanasiou, **Spyridon Nikolaidis**, Antonios Anagnostopoulos, "A digital non – autonomous chaotic oscillator suitable for information transmission," IEEE Transactions on CAS II, Vol. 60, No 12, Dec. 2013.
[A45] C.L Sotiropoulou, L. Voudouris, Ch. Gentsos, A. Demiris, N. Vassiliadis, **S. Nikolaidis**, “Real-Time Machine Vision FPGA Implementation for Microfluidic Monitoring on Lab-on-Chips” IEEE Transactions on Biomedical Circuits and Systems (TBioCAS), 2013, DOI: 10.1109/TBCAS.2013.2260338.
[A44] K. Papathanasiou, L. Voudouris, S. G. Stavrinides, **S. Nikolaidis**, “Applied Chaos: Linearizing Multibit ΔΣ Converters for Telecom Applications,” Journal of Concrete and Applicable Mathematics, Vol. 9, No 3, pp.197-204, 2011.
[A43] N. Kavvadias, **S. Nikolaidis**, “Scalable register bypassing for FPGA-based processors,” (2009) Microprocessors and Microsystems, 33 (7-8), pp. 441-452.

- [A42] N. Vassiliadis, G. Theodoridis, and **S. Nikolaidis**, "An Application Development Framework for ARISE Reconfigurable Processors," *ACM Transactions on Reconfigurable Technology and Systems*, Volume 2, Issue 4, No 24, pp. 24:1-24:30, Sept. 2009.
- [A41] **S. Nikolaidis**, "Input Mapping Algorithm for Parallel Transistor Structures," *International Journal of Circuit Theory and Applications*, John Wiley and Sons Ltd, Volume 37, Issue 7, pp. 856-861, Sept. 2009.
- [A40] G. Theodoridis, N. Vasiliadis, **S. Nikolaidis**, "An ILP Model for Mapping Applications on Hybrid Systems," *IET Computers & Digital Techniques*, Vol. 3, No. 1, pp. 33-42, 2009.
- [A39] N. Vassiliadis, G. Theodoridis, and **S. Nikolaidis**, "The ARISE Approach for Extending Embedded Processors with Arbitrary Hardware Accelerators," *IEEE Transactions on Very Large Scale Integration Systems*, Vol. 17, No 2, pp.221-233, Feb. 2009.
- [A38] V. Konstadakos, A. Chatzigeorgiou, **S. Nikolaidis**, Th. Laopoulos, "Energy Consumption Estimation in Embedded Systems," *IEEE Transactions on Instrumentation and Measurement*, Vol. 57, No 4, pp. 797-804, April 2008.
- [A37] N. Kavvadias, **S. Nikolaidis**, "Elimination of overhead operations in complex loop structures for embedded microprocessors," *IEEE Transactions on Computers*, Vol.57, No 2, pp. 200-214, Feb. 2008.
- [A36] N. Vassiliadis, G. Theodoridis, and **S. Nikolaidis**, "Exploring Opportunities to Improve the Performance of a Reconfigurable Instruction Set Processor," *International Journal of Electronics*, Vol. 94, No. 5, pp. 481-500, May 2007.
- [A35] N. Kavvadias, V. Giannakopoulou, **S. Nikolaidis**, "Development of a customized processor architecture for accelerating genetic algorithms," *Journal of Microprocessors and Microsystems*, 31, 347-359, 2007
- [A34] **S. Nikolaidis**, Th. Nikolaidis, "Analyzing the Operation of the Basic Pass Transistor Structure," *International Journal of Circuit Theory and Applications*, Wiley publications, Jan/Feb 2007, 35, pp.1-15.
- [A33] V. Konstantakos, K. Kosmatopoulos, **S. Nikolaidis**, Th. Laopoulos, "Measurement of Power Consumption in Digital Systems," *IEEE Transactions on Instrumentation and Measurement*, Vol. 55, No. 5, pp. 1662-1670, Oct. 2006.
- [A32] L. Bisdounis, S. Blionas, E. Macii, **S. Nikolaidis**, R. Zafalon, "Implementation Strategy and Results of an Energy-Aware System-on-Chip for 5 GHz WLAN Applications," *Journal of Low-Power Electronics*, Vol 2, pp. 18-26, 2006.
- [A31] N. Vassiliadis, N. Kavvadias, G. Theodoridis, and **S. Nikolaidis**, "A RISC architecture extended by an efficient tightly coupled reconfigurable unit," *International Journal of Electronics*, vol. 93, no 6, pp.421-438, June 2006.
- [A30] Vassiliadis N., Chormoviti A., Kavvadias N., **Nikolaidis S.**, "The Effect of Data-Reuse Transformations on Multimedia Applications for Application Specific Processors," *International Scientific Journal of Computing*, Vol.4, Issue 3, pp. 102-109, 2005.
- [A29] K. Siozios, G. Koutroumpetis, K. Tatas, N. Vassiliadis, V. Kalenteridis, H. Pournara, I. Pappas, D. Soudris, **S. Nikolaidis**, S. Siskos, "A Novel FPGA Architecture and an Integrated Framework of CAD Tools for Implementing Applications," *IEICE Transactions on Information and Systems*, vol. E85-A/B/C/D, No 1, pp.1369-1380, March 2005.
- [A28] **S. Nikolaidis**, A. Chatzigeorgiou, T. Laopoulos, "Developing an Environment for Embedded Software Energy Estimation," *Journal on Computer Standards & Interfaces*, 28, pp. 150-158, 2005.
- [A27] N. Kavvadias, **S. Nikolaidis**, "Zero-overhead loop controller for implementing multimedia algorithms," *IEE Proceedings Computers & Digital Techniques*, Vol. 152, No. 4, pp. 517-526, July 2005.
- [A26] V. Kalenteridis, H. Pournara, K. Siozios, K. Tatas, G. Koutroumpetis, N. Vassiliadis, I.Pappas, **S. Nikolaidis**, S.Siskos, D. J. Soudris and A. Thanailakis, "A Complete Platform and Toolset for System Implementation on Fine-Grain Reconfigurable Hardware," *Journal on Microprocessors and Microsystems*, Vol 29/6, pp 247-259, 2005.

- [A25] **S. Nikolaidis**, N. Kavvadias, T. Laopoulos, L. Bisdounis and S. Blionas, "Instruction Level Energy Modeling for Pipelined Processors," *Journal of Embedded Computing*, IOS press, Issue 3, Vol.1, pp. 317-324, 2005.
- [A24] N. Kavvadias, P. Neofotistos, **S. Nikolaidis**, K. Kosmatopoulos, T. Laopoulos, "Measurements Analysis of the Software-Related Power Consumption of Microprocessors," *IEEE Transactions on Instrumentation and Measurement*, vol. 53, no 4, pp.1106-1112, August 2004.
- [A23] S. Kougia, A. Chatzigeorgiou, **S. Nikolaidis**, "Evaluating Power Efficient Data-Reuse Decisions for Embedded Multimedia Applications: An Analytical Approach," *Journal of Circuits, Systems and Computers*, Vol. 13, No. 1, pp. 151-180, February 2004.
- [A22] T. Laopoulos, P. Neofotistos, K. Kosmatopoulos, **S. Nikolaidis**, "Measurement of Current Variations for the Estimation of Software-related Power Consumption," *IEEE Transactions on Instrumentation and Measurement*, Vol 52, No 4, pp. 1206-1212, August 2003.
- [A21] **S. Nikolaidis**, E. Karaolis, A. Kakarountas, K. Papadomanolakis, C.E. Goutis, "A Methodology for Calculating the Undetectable Double-Faults in Self Checking Circuits," *Journal of Circuits, Systems and Computers*, Vol. 12, No. 1, pp.75-91, Feb. 2003.
- [A20] A. Chatzigeorgiou, **S. Nikolaidis**, "Efficient Output Waveform Evaluation of a CMOS Inverter based on Short-Circuit Current Prediction," *International Journal of Circuit Theory and Applications*, vol 30, Issue 5, pp.547-566, Sept/Oct. 2002.
- [A19] E.D. Kyriakis-Bitaros, **S. Nikolaidis**, "Estimation of Bit-Level Transition Activity in Data-Paths Based on Word-Level Statistics and Conditional Entropy," *IEE Proceedings on Circuits, Devices and Systems*, vol 149, Issue 4, pp. 234-240, Aug. 2002.
- [A18] **S. Nikolaidis**, T. Laopoulos, "Instruction-level power consumption estimation of embedded processors for low-power applications," *Journal on Computer Standards & Interfaces*, Vol. 24, No. 2, pp. 133-137, 2002.
- [A17] A. Chatzigeorgiou and **S. Nikolaidis**, "Modeling the Operation of Pass Transistor and CPL Gates," *International Journal of Electronics*, Vol. 88, No. 9, pp.977-1000, May 2001.
- [A16] A. Chatzigeorgiou, **S. Nikolaidis**, I. Tsoukalas, "Modeling CMOS Gates Driving RC Interconnect Loads," *IEEE Transactions on Circuits and Systems II*, Vol. 48, No.4, pp. 413-418, Apr. 2001.
- [A15] A. Chatzigeorgiou and **S. Nikolaidis**, "Single Transistor Primitive For Timing and Power Modeling of CMOS Gates," *International Journal of Electronics*, Vol. 87, No. 10, pp. 1227-1238, 2000.
- [A14] **S. Nikolaidis**, E. Karaolis, E.D. Kyriakis-Bitaros, "Estimation of Signal Transition Activity in FIR Filters Implemented by MAC Architecture," *IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems*, Vol. 19, No. 1, pp.164-169, Jan. 2000.
- [A13] **S. Nikolaidis**, E.D. Kyriakis-Bitaros, "A Charge Recycling Technique for the Design of Low Power CMOS Clock Drivers," *Journal of Circuits, Systems and Computers*, Vol. 9, Nos. 3 & 4, pp.169-180, 1999.
- [A12] L. Bisdounis, O. Koufopavlou, **S. Nikolaidis**, "Modeling Output Waveform and Propagation Delay of a CMOS Inverter in the Submicron Range," *IEE Proceedings on Circuits, Devices and Systems*, Vol. 145, Issue 6, pp. 402-408, Dec. 1998.
- [A11] A. Chatzigeorgiou, **S. Nikolaidis**, I. Tsoukalas, "Estimating starting point of conduction of CMOS gates," *Electronics Letters of IEE*, pp. 1622-1624, Vol. 34, No 17, Aug. 1998.
- [A10] A. Chatzigeorgiou, **S. Nikolaidis**, "Input Mapping Algorithm for Modelling of CMOS Circuits," *Electronics Letters of IEE*, pp. 1177-1179, Vol 34, No 12, June 1998.
- [A9] A. Chatzigeorgiou, **S. Nikolaidis**, "Collapsing the CMOS Transistor Chain to An Effective Single Equivalent Transistor," *IEE Proceedings on Circuits, Devices and Systems*, Vol.145, No 5, pp.347-353, Oct. 1998.
- [A8] L. Bisdounis, **S. Nikolaidis**, O. Koufopavlou, "Analytical model for the CMOS Short-Circuit Power Dissipation," *Integrated Computer-Aided Engineering*, IOS Press, Vol.5, No 2, pp.129-140, Apr.1998.

- [A7] **S. Nikolaidis**, A. Chatzigeorgiou, "Analytical Estimation of Propagation Delay and Short-Circuit Power Dissipation in CMOS Gates," International Journal of Circuit Theory and Applications, Wiley publications, Vol. 27, pp.375-392, 1999.
- [A6] A. Chatzigeorgiou, **S. Nikolaidis**, I. Tsoukalas, "A Modeling Technique for CMOS Gates," IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems, Vol. 18, No 5, pp.557-575, May 1999.
- [A5] **S. Nikolaidis**, A. Chatzigeorgiou, "Modeling the Transistor Chain Operation in CMOS Gates for Short Channel Devices," IEEE Transactions on Circuits and Systems-I, Vol. 46, No 10, pp. 1191-1202, Oct. 1999.
- [A4] L. Bisdounis, **S. Nikolaidis**, O. Koufopavlou, "Analytical Transient Response and Propagation Delay Evaluation of the CMOS Inverter for Short-channel Devices," IEEE Journal of Solid-State Circuits, Vol. 33, No 2, pp. 302-306, Feb. 1998.
- [A3] L. Bisdounis, **S. Nikolaidis**, O. Koufopavlou, "Propagation Delay and Short-Circuit Power Dissipation Modeling of the CMOS Inverter," IEEE Transactions on Circuits and Systems I, Vol.45, No 3, pp.259-270, Mar 1998.
- [A2] **S.S. Nikolaidis**, S. Theodoridis, C.E Goutis, "Array Processor for Block Adaptive LS FIR Filtering," Signal Processing, Elsevier, Vol.39, pp. 215-222, 1994.
- [A1] **S.S Nikolaidis**, J.N. Mourjopoulos, C.E. Goutis, "A Dedicated Processor for Time-Varying Digital Filters," IEEE Transactions on Circuits and Systems, Vol. CAS-40, No 7, pp. 452-455, Jul.1993.

Οι εργασίες A5, A7, A9, A10, A15, A17, A20, A27, A37 έγιναν σε συνεργασία με ένα φοιτητή ενώ στην [A41] είναι μοναδικός συγγραφέας.

B. Δημοσιεύσεις σε διεθνή περιοδικά ως πρακτικά συνεδρίων με κριτές

- [B5] I. Pappas, V. Kalenteridis, N. Vassiliadis, H. Pournara, K. Siozios, G. Koutroumpetis, K. Tatas, **S. Nikolaidis**, S. Siskos, D. Soudris, A. Thalainakis, "Fine-grain reconfigurable platform: FPGA hardware design and software toolset development," Journal of Physics: Conference Series, Vol. 10, Issue 1, pages 252-256, 1 Jan. 2005.
- [B4] G.P. Economou, **S.S. Nikolaidis**, D.E. Metafas, C.E. Goutis, "Development of a Technology Independent Library," Journal of Microprocessing and Microprogramming 39, 1993, pp. 241-244.
- [B3] D.E Metafas, E.Mariatos, **S.S.Nikolaidis**, C.E. Goutis, "Implementation of Given's Rotation Processors for DSP Real-Time Applications," Journal of Microprocessing and Microprogramming 38, 1993, pp. 351-357.
- [B2] D.E Metafas, **S.S. Nikolaidis**, C.E. Goutis, "Real Time Cepstrum Computation Based on an Advanced CORDIC Processor," Journal of Microprocessing and Microprogramming 37, 1993, pp. 57-60.
- [B1] **S.S Nikolaidis**, O.G. Koufopavlou, S. Theodoridis, C.E. Goutis, "Array Processor for LS FIR System Identification," Journal of Microprocessing and Microprogramming 32, Aug.1991, pp. 557-563.

Γ. Δημοσιεύσεις σε διεθνή συνέδρια με κριτές

- [Γ96] D. Tassis, I. Messaris, N. Fasarakis, **S. Nikolaidis**, G. Ghibardo and C. Dimitriadis, " Variability Analysis – Prediction Method for Nanoscale Triple Gate FinFETs," 29th International Conference on Microelectronics (MIEL), Belgrade, Serbia, 12-15 May, 2014.

- [Γ95] C.-L. Sotiropoulou, Ch. Gentsos, **S. Nikolaidis**, "High Performance Median FPGA Implementation for Machine Vision Applications," International Conference on Electronics, Circuits and Systems (ICECS), Abu Dhabi, Dec 8-11, 2013.
- [Γ94] O. Palampougioukis, **S. Nikolaidis**, "An efficient model of the CMOS inverter for nanometer technologies," International Conference on Electronics, Circuits and Systems (ICECS), Abu Dhabi, Dec 8-11, 2013.
- [Γ93] G. Volpi, C.-L. Sotiropoulou, et al. "Design of a Hardware Track Finder (Fast Tracker) for the ATLAS Trigger," to be published in the Proceedings of TWEPP 2013, Perugia, Italy (abstract submission)
- [Γ92] C.-L. Sotiropoulou, A. Annovi, M. Beretta, P. Luciano, P. Giannetti and S. Nikolaidis, "A Multi-Core FPGA-based 2D-Clustering Algorithm for High- Throughput Data Intensive Applications," 14th ICATPP Conference on Astroparticle, Particle, Space Physics and Detectors for Physics Applications, Como, Italy, 23-27 September 2013. (abstract submission)
- [Γ91] C.-L. Sotiropoulou, A. Annovi, M. Beretta, P. Luciano and S. Nikolaidis, "A Multi-Core FPGA-based Clustering Algorithm for Real-Time Image Processing," to be published in the proceedings of IEEE-NSS 2013, COEX, Seoul, Korea(abstract submission)
- [Γ90] Panagiotis Chaourani, **Spyridon Nikolaidis**, Abdoul Rjoub, "Subthreshold influence on Pass Transistor Operation Modeling for Nano-Scale Technologies," The 8th Jordanian International Electrical & Electronics Engineering Conference, Amman, 16-18 April 2013.
- [Γ89] Dimitrios Tzagkas, **Spyridon Nikolaidis**, Abdoul Rjoub "Estimating the Starting Point of Conduction in Nanoscale CMOS Gates," International Conference on Electronics, Circuits and Systems (ICECS), Seville, Spain, pp. 957-960, 9-12 Dec. 2012.
- [Γ88] L. Voudouris, C.L. Sotiropoulou, N. Vasiliadis, A. Demiris, S. Nikolaidis, " High-speed FPGA-based Flow Detection for Microfluidic Lab-on-Chip," 20th Mediterranean Conference on Control & Automation (MED), Barcelona, Spain, pp. 1434-1439, July 3-6, 2012.
- [Γ87] C-L. Sotiropoulou, L. Voudouris, C. Gentsos, N. Vasiliadis, A. Demiris, **S. Nikolaidis**, S. Blionas, "FPGA-Based Machine Vision Implementation for Lab-on-Chip Flow Detection", IEEE International Symposium on Circuits & Systems, Seoul, Korea, pp. 2047-2050, May 20-23, 2012.
- [Γ86] I. Pappas, L. Voudouris, **S. Nikolaidis**, A. Rjoub, "A new current – programmed pixel design for AMOLED displays implemented with organic thin film transistors," International Conference on Microelectronics, MIEL 2012 Conference, Nis, Serbia, May 13-16, pp. 77-80, 2012.
- [Γ85] L. Voudouris, A. Rjoub, **S. Nikolaidis**, "High speed FPGA implementation of Hough transform for real-time applications", IEEE Symposium on Design and Diagnostics of Electronic Circuits and Systems (DDECS), Tallinn, Esthonia, April 18-20, pp. 213-218, 2012.
- [Γ84] D Tzagkas, C. Varnavidou, I. Pappas, L. Voudouris, A. Rjoub, **S. Nikolaidis**, "Pass transistor driving RC loads in nanoscale technologies," IEEE Mediterranean Electrotechnical Conference (MELECON), Tunisia, March 26-28, pp. 76-79, 2012.
- [Γ83] Calliope-Louisa Sotiropoulou, **Spiridon Nikolaidis**, "ILP Formulation for Hybrid FPGA MPSoCs Optimizing Performance, Area and Memory Usage," International Conference on Electronics, Circuits and Systems (ICECS), Beirut, Lebanon, pp. 748-751, Dec. 2011.
- [Γ82] Calliope-Louisa Sotiropoulou, Christos Gentsos, **Spiridon Nikolaidis** and Abdoul Rjoub, "FPGA-based Canny Edge Detection for Real-Time Applications," 26th Conference on Design of Circuits and Integrated Systems (DCIS), Albufeira, Portugal, pp. 73-77, Nov. 2011
- [Γ81] P. Chaourani, I. Pappas, **S. Nikolaidis**, A. Rjoub, "Pass transistor operation for rising ramps in both terminal inputs," 26th Conference on Design of Circuits and Integrated Systems (DCIS), Portugal, pp. 475-480, Nov. 2011
- [Γ80] P. Chaourani, I. Pappas, **S. Nikolaidis**, A. Rjoub, "Pass transistor operation modeling for nanoscale technologies,"International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS), pp. 53-62, Madrid, Spain, Sept. 2011.
- [Γ79] Christos Gentsos, Calliope-Louisa Sotiropoulou, Nikolaos Vassiliadis, **Spiridon Nikolaidis**, "Real Time Canny Edge Detection Parallel Implementation for FPGAs" International

- Conference on Electronics, Circuits and Systems (ICECS), Athens, Greece, , pp. 499-502, Dec. 2010.
- [Γ78] Calliope-Louisa Sotiropoulou, **Spiridon Nikolaidis**, “Design Space Exploration for FPGA-based Multiprocessing Systems” International Conference on Electronics, Circuits and Systems (ICECS), Athens, Greece, pp. 1164-1167, Dec. 2010.
- [Γ77] K. Papathanasiou, L. Voudouris, S.G. Stavrinides, **S. Nikolaidis**, “Applied Chaos: Linearizing Multibit $\Delta\Sigma$ Converters for Telecom Applications,” 3rd International Interdisciplinary Chaos Symposium on "Chaos and Complex Systems", CCS2010, Instabul, Turkey, May 2010.
- [Γ76] N. Vassiliadis, G. Theodoridis, **S. Nikolaidis**, “A Flexible Simulation Framework for Reconfigurable Processors,” 16th IFIP/IEEE International Conference on Very Large Scale Integration, Rhodes Island, Greece, pp. 140-143, Oct. 2008.
- [Γ75] N. Kavvadias, **S. Nikolaidis**, “The ByoRISC configurable processor family,” 16th IFIP/IEEE International Conference on Very Large Scale Integration, Rhodes Island, Greece, pp. 439-444, Oct. 2008.
- [Γ74] N. Vassiliadis, G. Theodoridis, **S. Nikolaidis**, “ARISE Machines: Extending Processors with Hybrid Accelerators,” International Workshop on Applied Reconfigurable Computing (ARC), London, UK, pp. 196-208, March, 2008.
- [Γ73] N. Vassiliadis, G. Theodoridis, **S. Nikolaidis**, “The ARISE Reconfigurable Instruction Set Extensions Framework,” International Conference on Embedded Computer Systems: Architectures, Modeling, and Simulation (IC-SAMOS), Samos, Greece, pp. 153-160, July 2007.
- [Γ72] N. Kavvadias, **S. Nikolaidis**, ‘YARDstick: Automation tool for custom processor development,’ U-Booth presentation in DATE Conference, Nice, France, April 2007.
- [Γ71] N. Kavvadias, **S. Nikolaidis**, “A Flexible Instruction Generation Framework for Extending Embedded Processors,” 13th IEEE Mediterranean Electrotechnical Conference (MELECON), Malaga, Spain, pp. 125-128, May 2006.
- [Γ70] V. Konstantakos, A. Chatzigeorgiou, **S. Nikolaidis**, T. Laopoulos, “Energy consumption estimation in embedded systems,” IEEE Instrumentation and Measurement Technology Conference (IMTC), Sorrento, Italy, April 24-27, pp. 235-238, 2006.
- [Γ69] N. Vassiliadis, G. Theodoridis, **S. Nikolaidis**, “ An Automated Development Framework for a RISC Processor with Reconfigurable Instruction Set Extensions,” in IPDS 2006: 20th International Parallel and Distributed Processing Symposium, Rhodes Island, Greece, April 2006.
- [Γ68] N. Vassiliadis, G. Theodoridis, **S. Nikolaidis**, “Enhancing a Reconfigurable Instruction Set Processor with Partial Predication and Virtual Opcode Support,” International Workshop on Applied Reconfigurable Computing (ARC), Delft, The Netherlands, 1-3 March, 2006
- [Γ67] N. Kavvadias, **S. Nikolaidis**, “A portable specification of zero-overhead looping control hardware applied to embedded processors,” IEEE International Symposium on Circuits and Systems (ISCAS), Kos, Greece, May 21-24, pp. 1599-1602, 2006.
- [Γ66] L. Bisdounis, S. Blionas, E. Macii, **S. Nikolaidis**, R. Zafalon, «Energy-aware system-on-chip for 5 GHz wireless LANs,» International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS'05), pp. 166-176, Leuven, Belgium, Sept 2005.
- [Γ65] V. Konstantakos, K. Kosmatopoulos, **S. Nikolaidis**, Th. Laopoulos, “In-Chip Configuration for Monitoring Power Consumption in Micro-processing Systems,” IEEE International Workshop on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications (IDAACS'2005), pp. 156-161, Sofia, Bulgaria, Sep. 2005.
- [Γ64] A. Chormoviti, N. Vassiliadis, G. Theodoridis, **S. Nikolaidis**, “Enhancing Embedded Processors with Specific Instruction Set Extensions for Network Applications,” IEEE International Workshop on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications (IDAACS'2005), pp. 199-203, Sofia, Bulgaria, Sep., 2005.
- [Γ63] Vassiliadis N., Chormoviti A., Kavvadias N., **Nikolaidis S.**, “The Effect of Data-Reuse Transformations on Multimedia Applications for Application Specific Processors,” IEEE

- International Workshop on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications (IDAACS'2005), pp. 179-182, Sofia, Bulgaria, Sep., 2005.
- [Γ62] K. Zotos, A. Litke, A. Chatzigeorgiou, **S. Nikolaidis**, G. Stephanides, "Energy Complexity of Software in Embedded Systems," IASTED International Conference on Software Engineering (ACIT-SE 2005), Novosibirsk, Russia, June 20-24, 2005.
- [Γ61] N.Kavvadias, **S. Nikolaidis**, "Automated Instruction-Set Extension of Embedded Processors with Application to MPEG-4 Video Encoding," IEEE 16th International Conference on Application-specific Systems, Architectures and Processors (ASAP 2005), Samos, Greece, July 23 to 25, pp. 140-145, 2005.
- [Γ60] V. Konstantakos, K. Kosmatopoulos, **S. Nikolaidis**, Th. Laopoulos, "Measurement of Power Consumption in Digital Systems", IEEE Instrumentation and Measurement Technology Conference (IMTC), Ottawa, Canada, pp. 37-42, May 2005.
- [Γ59] D. J. Soudris, **S. Nikolaidis**, S. Siskos, K. Tatas, K. Siozios, G. Koutroumpzis, N. Vassiliadis, V. Kalenteridis, H. Pournara, I. Pappas, A. Thanailakis, "AMDREL: A Novel Low-Energy FPGA Architecture and Supporting CAD Tool Design Flow," International Conference on VLSI Design, Design Contest, Kolkata, India, Ιανουάριος 2005.
- [Γ58] N. Vassiliadis, N. Kavvadias, G. Theodoridis, **S. Nikolaidis**, "A RISC Architecture Extended by an Efficient Tightly Coupled Reconfigurable Unit," International Workshop on Applied Reconfigurable Computing (ARC), Algarve, Portugal, pp. 41-49, February 2005.
- [Γ57] N. Kavvadias, **S. Nikolaidis**, "Hardware support for arbitrarily complex loop structures in embedded applications," Design, Automation and Test in Europe Conference and Exhibition (DATE), Munich, Germany, pp. 1060-1061, March 2005.
- [Γ56] A.P. Kakarountas, V. Spiliotopoulos, **S. Nikolaidis**, C.E. Goutis, "COSAFE: Efficient Safety-Critical Portable System Design Approach," in Proc. of the IEEE International Workshop on Biomedical Circuits and Systems (BioCAS'04), Singapore, pp. S1.6 (13-16), December 1-3, 2004.
- [Γ55] I. Pappas, V. Kalenteridis, N. Vassiliadis, H. Pournara, K. Siozios, G. Koutroumpzis, K. Tatas, **S. Nikolaidis**, S. Siskos, D. J. Soudris and A. Thanailakis, "Fine-Grain Reconfigurable Platform: FPGA Hardware Design and Software Toolset Development," Conference on Microelectronics, Microsystems and Nanotechnology (MMN), Nov.2004, Athens, Greece.
- [Γ54] A. Kakarountas, V. Spiliotopoulos, **S. Nikolaidis** and C. Goutis, "The Impact of Low-Power Techniques on the Design of Portable Safety-Critical Systems," International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS'04), pp. 501-509, Santorini, Greece, Sept 2004.
- [Γ53] K. Masselos, S. Blionas, J-Y. Mignolet, A. Foster, D. Soudris, **S. Nikolaidis**, "Hardware Building Blocks of a Mixed Granularly Reconfigurable System-on-Chip Platform," International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS'04), pp. 613-622, Santorini, Greece, Sept 2004.
- [Γ52] N. Vassiliadis, A. Chormoviti, N. Kavvadias, **S. Nikolaidis**, "The Effect of Data-Reuse Transformations on Multimedia Applications for Different Processing Platforms," International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS'04), pp. 593-602, Santorini, Greece, Sept 2004.
- [Γ51] N. Kavvadias, **S. Nikolaidis**, "Application Analysis with Integrated Identification of Complex Instructions for Configurable Processors," International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS'04), pp. 633-642, Santorini, Greece, Sept 2004.
- [Γ50] N. Vassiliadis, **S. Nikolaidis**, S. Siskos and D. Soudris, "The Effect of the Interconnection Architecture on the FPGA Performance and Energy Consumption," 12th IEEE Mediterranean Electrotechnical Conference (MELECON), pp. 213-216, Dubrovnik, Croatia, May 2004.
- [Γ49] H. Pournara, V. Kalenteridis, I. Pappas, N. Vassiliadis, **S. Nikolaidis**, S. Siskos and D. Soudris, "Energy Efficient Fine-Grain Reconfigurable Hardware," 12th IEEE Mediterranean Electrotechnical Conference (MELECON) , pp. 209-211, Dubrovnik, Croatia, May 2004.

- [Γ48] V. Kalenteridis, H. Pournara, K. Siozios, K. Tatas, N. Vassiliadis, I. Pappas, G. Koutroumpetzis, **S. Nikolaidis**, S.Siskos, D. J. Soudris and A. Thanailakis, “An Integrated FPGA Design Framework: Custom Designed FPGA Platform and Application Mapping Toolset Development”, Reconfigurable Architectures Workshop (RAW 2004), pp. 1879-1886, April, 2004, Santa Ft, New Mexico, USA.
- [Γ47] N. Kavvadias, **S. Nikolaidis**, “Trade-off in the Design Space Exploration of Application Specific Processors”, IFIP Conference on VLSI of System-on-Chip, VLSI-SoC, pp. 233-238, 2003, December, Darmstadt, Germany.
- [Γ46] K. Tatas, K. Siozios, N. Vassiliadis, D. J. Soudris, **S. Nikolaidis**, S. Siskos, and A. Thanailakis, “FPGA Architecture Design and Toolset for Logic Implementation,” International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS’03), pp. 607-616, Turin, Sept.2003.
- [Γ45] **S. Nikolaidis**, N. Kavvadias, T. Laopoulos, L. Bisdounis, S. Blionas, “Instruction Level Energy Modeling for Pipelined Processors,” International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS’03), pp. 279-288, Turin, Sept.2003.
- [Γ44] **S. Nikolaidis**, A. Chatzigeorgiou, T. Laopoulos, “Developing an Environment for Embedded Software Energy Estimation,” Proc. of Inter. Workshop on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications (IDAACS), pp. 20-24, Lviv, Ukraine, Sept. 2003
- [Γ43] D. Soudris, K. Masselos, S. Blionas, S. Siskos, **S. Nikolaidis**, K. Tatas and Jean-Yves Mignolet, “AMDREL: On Designing Reconfigurable Embedded Structures for Future Reconfigurable SoC for Wireless Communication Applications,” Proceedings of IEEE Workshop on Heterogeneous Reconfigurable Systems on Chip (SOC), Hamburg, Germany, April 2002.
- [Γ42] N. Kavvadias, P. Neofotistos, **S. Nikolaidis**, K. Kosmatopoulos, T. Laopoulos, “Measurements Analysis of the Software-Related Power Consumption of Microprocessors,” IEEE Instrumentation and Measurement Technology Conference (IMTC), Colorado, USA, 2, pp. 981-986, May 2003.
- [Γ41] **S. Nikolaidis**, N. Kavvadias, P. Neofotistos, K. Kosmatopoulos, T. Laopoulos, L. Bisdounis, “Instrumentation set-up for Instruction level Power Modeling,” International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS’02), Sevilla, Sept.2002
- [Γ40] **S. Nikolaidis**, H. Pournara, A. Chatzigeorgiou, “Output Waveform Evaluation of Basic Pass Transistor Structure,” International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS), Sevilla, Sept. 2002
- [Γ39] Th. Laopoulos, P. Neofotistos, C. Kosmatopoulos, **S. Nikolaidis**, “Current Variations Measurements for the Estimation of Software-related Power Consumption,” IEEE Instrumentation and Measurement Technology Conference (IMTC), 2, pp. 1637-1642, Anchorage, Alaska, USA, May 2002.
- [Γ38] N. Kavvadias, **S. Nikolaidis**, “Parametric Architecture for Implementing Multimedia Algorithms,” Inter. Conference on Digital Signal Processing, Santorini, July 2002.
- [Γ37] A.P. Kakarountas, K.S. Papadomanolakis, **S. Nikolaidis**, D. Soudris, C.E. Goutis, “Confronting Violations of the TSCG(T) in Low-Power Design,” International. Symposium on Circuits and Systems, (ISCAS), pp. IV.313-316, Arizona, USA, May 2002.
- [Γ36] A.P. Kakarountas, K.S. Papadomanolakis, V. Spiliotopoulos, **S. Nikolaidis**, C.E. Goutis, “Designing a Low-Power Fault-Tolerant Microcontroller for Medicine Infusion Devices”, Designer Track, DATE , Paris, France, 2002.
- [Γ35] N. Kavvadias, A. Chatzigeorgiou, N. Zervas, **S. Nikolaidis**, “Memory Hierarchy Exploration for Low Power Architectures in Embedded Multimedia Applications,” International Conference on Image Processing (ICIP), Thessaloniki, 3, pp. 326-329, Oct. 2001.
- [Γ34] A. Chatzigeorgiou, S. Kougia, **S. Nikolaidis**, “Evaluating the Effect of Data-Reuse Transformations on Processor Power Consumption,” International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS), Sept. 2001.

- [Γ33] N. Kavvadias, A. Zanicopoulos, Ch. Voliotidis, S. Kougia, A. Chatzigeorgiou, N. Zervas, **S. Nikolaidis**, “Power Exploration of Parallel Embedded Architectures Implementing Data-Reuse Transformations,” International Conference on Electronics, Circuits and Systems (ICECS), Malta, 2, pp.781-784, Sept. 2001.
- [Γ32] S. Kougia, A. Chatzigeorgiou, **S. Nikolaidis**, “Power Reduction for Multimedia Applications Through Data-Reuse Memory Exploration,” International Conference on Electronics, Circuits and Systems (ICECS), Malta, 2, pp. 1065-1068, Sept. 2001.
- [Γ31] **S. Nikolaidis**, Th. Laopoulos, “Instruction-level Power Consumption Estimation of Embedded Processors for Low Power Applications,” Proc. of Inter. Workshop on Intelligent Data Acquisition and Advanced Computing Systems: Technology and Applications, IDAACS, pp.139-142, Foros, Ukraine, 2001.
- [Γ30] S. Kougia, A. Chatzigeorgiou, N. Zervas, **S. Nikolaidis** “Analytical Exploration of Power Efficient Data-reuse Transformations on Multimedia”, International Conference on Accoustics, Speech and Signal Processing, Utah, 2, pp. 1161-1164, May 2001.
- [Γ29] A.P. Kakaroudas, K. Papadomanolakis, E. Karaolis, **S. Nikolaidis**, E. Goutis, “Hardware/Power Requirements Versus Fault Detection Effectiveness in Self-Checking Circuits,” International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS’99), pp. 387-396, Kos, Greece, Oct. 1999.
- [Γ28] A. Chatzigeorgiou, **S. Nikolaidis**, I. Tsoukalas, “Timing Analysis of Pass Transistor and CPL Gates,” International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS’99), pp. 367-376, Kos, Greece, Oct. 1999.
- [Γ27] A. Chatzigeorgiou, **S. Nikolaidis**, I. Tsoukalas, “Efficient Output Waveform Evaluation of a CMOS Inverter,” International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS), pp. 135-144, Kos, Greece, Oct. 1999.
- [Γ26] A. Chatzigeorgiou, **S. Nikolaidis**, I. Tsoukalas, “Single Transistor Primitive for Modeling CMOS Gates,” International Conference on Electronics, Circuits and Systems (ICECS), pp. 1553-1556, Pafos, Cyprus, Sept. 1999.
- [Γ25] A.P. Kakaroudas, K. Papadomanolakis, E. Karaolis, **S. Nikolaidis**, N. Alachiotis, .E. Goutis, “Hardware and Power Requirements of Self-Checking Circuits,” International Conference on Electronics, Circuits and Systems (ICECS), pp. 1655-1658, Pafos, Cyprus, Sept. 1999.
- [Γ24] E. Karaolis, **S. Nikolaidis**, C.E. Goutis, “Fault Secure Binary Counter Design,” International Conference on Electronics, Circuits and Systems (ICECS), pp. 1659-1662, Pafos, Cyprus, Sept. 1999.
- [Γ23] **S. Nikolaidis**, E. Karaolis, E.D. Kyriakis-Bitzaros, “Estimation of the Transition Activity in Architectures Implementing FIR Filters,” International Conference on Electronics, Circuits and Systems (ICECS), pp. 919-924, Pafos, Cyprus, Sept. 1999.
- [Γ22] A. Chatzigeorgiou, **S. Nikolaidis**, I. Tsoukalas, O. Koufopavlou, “CMOS Gate Modeling Based on Equivalent Inverter,” International Symposium on Circuits and Systems (ISCAS), Orlando, Florida, pp. VI234-237, May-Jun. 1999.
- [Γ21] E.D. Kyriakis-Bitzaros, **S. Nikolaidis**, A. Tatsaki, “Accurate Calculation of Bit-Level Transition Activity of Data-Path Operators Using Word-Level Statistics and Entropy Function,” Inter. Conference On Computer Aided Design, pp. 607-610, 1998
- [Γ20] A. Rjoub, O. Koufopavlou, **S. Nikolaidis**, “Low Power/Low Swing Domino CMOS Logic”, in Proc. 1998 IEEE International Symposium on Circuits & Systems (ISCAS), pp.II13-16, Monterey, May 1998.
- [Γ19] A. Chatzigeorgiou, **S. Nikolaidis**, “Analysis of the Transistor Chain Operation in CMOS Gates for Short Channel Devices”, in Proc. 1998 IEEE International Symposium on Circuits & Systems (ISCAS), pp. VI-363-367, Monterey, May 1998.
- [Γ18] **S. Nikolaidis**, A. Chatzigeorgiou, E.D. Kyriakis-Bitzaros, “Delay and Power Estimation for a CMOS Inverter Driving RC Interconnect Loads,” in Proc. 1998 IEEE International Symposium on Circuits & Systems (ISCAS), pp. VI368-371, Monterey, May 1998.

- [Γ17] L. Bisdounis, **S. Nikolaidis**, O. Koufopavlou, C.E. Goutis, "Switching Response Modeling of the CMOS Inverter for Sub-Micron Devices," Design, Automation and Test in Europe Conference and Exhibition (DATE), pp. 729-735, Paris, Feb. 1998.
- [Γ16] A. Chatzigeorgiou, **S. Nikolaidis**, "Collapsing the Transistor Chain to an Effective Single Equivalent Transistor", Design, Automation and Test in Europe Conference and Exhibition (DATE), pp. 2-6, Paris, Feb. 1998.
- [Γ15] L. Bisdounis, **S. Nikolaidis**, O. Koufopavlou, "Delay Evaluation of Static CMOS Gates for Short-Channel Devices," Proc. 1997 International Conference on Electronics, Circuits and Systems, (ICECS), pp. 532-536, Cairo, Dec. 1997.
- [Γ14] **S. Nikolaidis**, A. Chatzigeorgiou, "Modeling the Operation of the Transistor Chain in CMOS Gates", Proc. 1997 International Conference on Electronics, Circuits and Systems, (ICECS), pp. 277-281, Cairo, Dec. 1997.
- [Γ13] P.K. Merakos, K. Masselos, O. Koufopavlou, **S. Nikolaidis**, C.E. Goutis, "A Novel Transformation for Reduction of Switching Activity in FIR Filters Implementation," 13th International Conference on Digital Signal Processing (DSP), pp. 653-656, Santorini, July 1997.
- [Γ12] E.D. Kyriakis-Bitzaros, **S. Nikolaidis**, "Design of Low Power CMOS Drivers Based on Charge Recycling", in Proc. 1997 IEEE International Symposium on Circuits & Systems (ISCAS), pp.1924-1927, Hong-Kong, June 1997.
- [Γ11] A. Rjoub, **S. Nikolaidis**, O. Koufopavlou, T. Stouraitis, "An Efficient Low-Power Bus Architecture", in Proc. 1997 IEEE International Symposium on Circuits & Systems (ISCAS), pp. 1864-1867, Hong-Kong, June 1997.
- [Γ10] **S.S. Nikolaidis**, D.E. Metafas, "CORDIC Versus Conventional Logic for Realization of Normalized Lattice All-Pass Filters", Proc. of the 1996 International Conference on Electronics, Circuits and Systems (ICECS), vol.1, pp.538-541, Rodos, 1996.
- [Γ9] L. Bisdounis, **S. Nikolaidis**, O. Koufopavlou, "CMOS Short-Circuit Power Dissipation Including Velocity Saturation and Gate-to-Drain Capacitive Coupling", Proc. of 1996 International Workshop on Power and Timing Modeling, Optimization and Simulation (PATMOS), pp. 157-166, 1996.
- [Γ8] L. Bisdounis, O. Koufopavlou, **S. Nikolaidis**, "Accurate Evaluation of the CMOS Short-Circuit Power Dissipation for Short-Channel Devices", Proc. of 1996 IEEE International Symposium on Low-Power Electronics and Design (ISLPED), pp. 189-192, Aug. 1996.
- [Γ7] L. Bisdounis, **S. Nikolaidis**, O. Koufopavlou, C. E. Goutis, "Modeling the CMOS Short-Circuit Power Dissipation", in Proc. 1996 IEEE International Symposium on Circuits & Systems (ISCAS), vol. 4, pp. 469-472, May 1996.
- [Γ6] L. Bisdounis, **S. Nikolaidis**, O. Koufopavlou, C. E. Goutis, "Accurate Timing Model for the CMOS Inverter", Proc. of the 1996 International Conference on Electronics, Circuits and Systems (ICECS), vol.1, pp.89-92, Rodos, 1996.
- [Γ5] G.P Economou, **S.S. Nikolaidis**, D.E. Metafas, C.E. Goutis, " Technology Independent Library for Fast Turn-around ASIC Design," 4th Eurochip Workshop, Toledo, Spain, pp. 356-361, 1993.
- [Γ4] **S.S Nikolaidis**, D.E Metafas, C.E. Goutis, "CORDIC Based Pipeline Architecture for All-Pass filters," in Proc. 1993 IEEE International Symposium on Circuits & Systems (ISCAS), pp. 1917-1920, Chicago, May 1993.
- [Γ3] **S. Nikolaidis**, J.N. Mourjopoulos, C. E. Goutis, "A Processor for Time-Varying Digital Audio Filters with Special Transition Properties," 4th EUROMICRO Workshop on Real Time Systems, pp. 15-20, Athens, Jun. 1992.
- [Γ2] **S.S. Nikolaidis**, J.N. Mourjopoulos, C.E. Goutis, "A Processor Architecture for Time-Varying Digital Audio Filters," Int. Conference on DSP Applications and Technology, pp. 275-288, Berlin, Oct. 1991.

- [Γ1] D. Soudris, M. Birbas, O.Koufopavlou, D. Metafas, **S. Nikolaidis**, C.Goutis, S.Theodoridis, “All-Digital Spectrum Analyzer Based on a Parallel Algorithm,” Mediterranean Electrotechnical Conference (MELECON), pp. 408-411, Ljubljana, May 1991.

Δημοσιεύσεις σε Ελληνικά Συνέδρια με κριτές

- [E1] Calliope-Louisa Sotiropoulou, Nikolaos Vassiliadis, George Theodoridis and **Spiridon Nikolaidis**, “ JPEG Implementation Through Programing of an ARISE Machine,” 1^ο Πανελλήνιο Συνέδριο σε Ηλεκτρονικά και Τηλεπικοινωνίες (PACET 2009), Πάτρα, Μάρτιος 2009.

Δ. Αναφορές σε δημοσιευμένες εργασίες

Έχουν βρεθεί πάνω από 510 ετεροαναφορές στο έργο του.